

PWM INVERTER CONTROLLER

Publication number: JP2000092852

Publication date: 2000-03-31

Inventor: OMORI YOICHI

Applicant: TOYO ELECTRIC MFG CO LTD

Classification:

- international: *H02M7/48; H02M7/5395; H02M7/48; H02M7/539; (IPC1-7): H02M7/48; H02M7/5395*

- european:

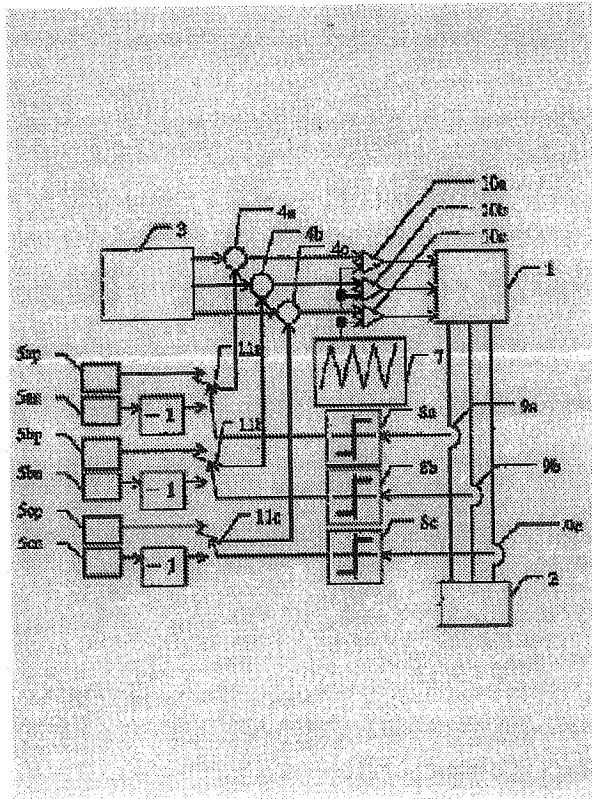
Application number: JP19980280533 19980916

Priority number(s): JP19980280533 19980916

[Report a data error here](#)

Abstract of JP2000092852

PROBLEM TO BE SOLVED: To precisely output/estimate voltage by adding correction values discriminated by phases and the polarity of the output current of the respective phases to the voltage commands of the respective phase, and making signal waves compared with a modulation wave. **SOLUTION:** A correction value storage unit 5ap stores a correction value when the current of an a-phase is positive and a correction value storage unit 5an stores the correction value when the current of the a-phase is negative. Correction value storage units 5bp, 5bn, 5cp and 5cn are similar. A switch 11a selects the output of the correction value storage unit 5ap when the current of the a-phase is positive and selects a value obtained by multiplying the output of the correction value storage unit 5an by -1 when the current of the a-phase is negative. The correction values of the respective phases selected by the switches 11a, 11b and 11c are added with the voltage commands of the respective phases, which are the outputs of a voltage command generator 3 in adders 4a, 4b and 4c. The outputs of



the adders 4a, 4b and 4c are compared with the triangular wave of the output of a modulation generator 7 in comparators 10a, 10b and 10c. They are outputted to a PWM inverter 1 as switching signals.

Data supplied from the *esp@cenet* database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-92852
(P2000-92852A)

(43) 公開日 平成12年3月31日 (2000.3.31)

(51) Int.Cl.⁷

H 0 2 M 7/48
7/5395

識別記号

F I

H 0 2 M 7/48
7/5395

テーマコード (参考)

F 5 H 0 0 7

審査請求 未請求 請求項の数 2 F D (全 4 頁)

(21) 出願番号 特願平10-280533

(22) 出願日 平成10年9月16日 (1998.9.16)

(71) 出願人 000003115

東洋電機製造株式会社

東京都中央区京橋2丁目9番2号

(72) 発明者 大森 洋一

神奈川県大和市上草柳338番地1 東洋電
機製造株式会社技術研究所内

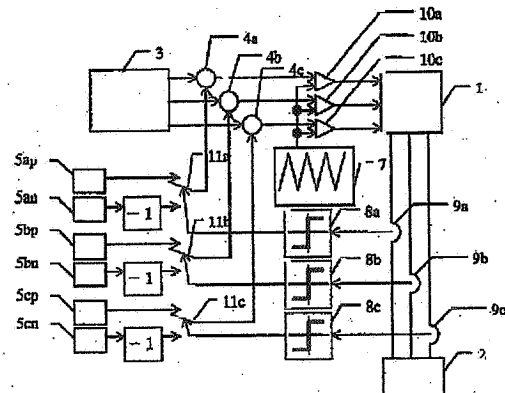
Fターム (参考) 5H007 CB05 DA05 DB01 DB05 DB12
DC02 EA02 FA06 FA13

(54) 【発明の名称】 PWMインバータ制御装置

(57) 【要約】

【課題】 PWMインバータの高精度な出力電圧制御と出力電圧推定を行うことにある。

【解決手段】 相と各相の出力電流の極性で区別された補正値を加算して変調波と比較される信号波とするよう構成したものである。



【特許請求の範囲】

【請求項1】各相の電圧指令を信号波として、該信号波と三角波に代表される変調波との大小比較を比較器で行い、これによりスイッチング信号を生成してPWMインバータを制御するPWMインバータ制御装置において、相と各相の出力電流の極性で区別された補正値を、前記各相の電圧指令に加算器で加算し、前記信号波とするよう構成したことを特徴とするPWMインバータ制御装置。

【請求項2】スイッチング信号を生成するために変調波と比較される各相の信号波を用いて、各相の出力電圧を推定する機能を電圧推定器で持つPWMインバータ制御装置において、前記各相の信号波から、相と各相の出力電流の極性で区別された補正値を減算器で減算し、各相の出力電圧を電圧推定器で推定するよう構成したことを特徴とするPWMインバータ制御装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、PWMインバータにより所定の電圧を高精度に生成したり、PWMインバータの出力電圧を高精度に推定したりするPWMインバータ制御装置に関するものである。

【0002】

【従来の技術】図3と図4は、従来のPWMインバータ制御装置の一例を示すブロック図であり、これらの図に基づいて従来の技術を説明する。図3において、PWMインバータ1は各相のスイッチング信号に基づいた電圧を負荷2に印加する。電流検出器9a、9b、9cはそれぞれの相の電流を検出する。電流極性判別器8a、8b、8cは前記のそれぞれの相の電流の極性を判別し、PWMインバータ1から負荷2へ向かって電流が流れている場合、つまり電流が正の場合は1を、反対の方向に電流が流れている場合、つまり電流が負の場合は-1を出力する。補正値記憶器5の出力の補正値と電流極性判別器8a、8b、8cの出力との積を乗算器6a、6b、6cで求め、加算器4a、4b、4cにおいて電圧指令生成器3の出力の各相の電圧指令に加算される。加算器4a、4b、4cの出力は、それぞれ変調波発生器7の出力の三角波と比較器10a、10b、10cで比較され、スイッチング信号としてPWMインバータ1へ出力される。つまり、三角波と比較される電圧指令は、電流が正の場合は補正値記憶器5の出力の補正値だけ大きくなり、電流が負の場合は補正値だけ小さくなるようにしている。

【0003】以上のように電流の極性に依りて電圧指令を補正する理由を以下に示す。図5は、1相のスイッチング信号 S_x とPWMインバータ1の出力の対応する相の出力電圧波形 V_x との関係を表したものである。PWMインバータ1の1相の構成は、図6のようになっており、2つスイッチング素子は、図5の Q_{xp} 、 Q_{xn} の

ように動作する。通常 Q_{xp} と Q_{xn} が同時にオンすることを避けるために、スイッチング信号が切り替わる際に同時にオフする期間である短絡防止期間を設けている。それにより、図5の V_x の波形に示されるように、電流が正($i_x > 0$)の場合は、 V_x のパルス幅が S_x のそれより狭くなり、電流が負($i_x < 0$)の場合は、 V_x のパルス幅が S_x のそれより広くなる。よって V_x のパルス幅が電圧指令通りとなるように三角波と比較される電圧指令を補正して S_x のパルス幅を補正しているのである。

【0004】図4においては、補正値、乗算器、減算器および電流極性判別器からなる電圧推定器14を具備し、比較器10a、10b、10cで三角波と比較される各相の電圧指令から、各相の補正値である乗算器6a、6b、6cの出力を減算器13a、13b、13cで減算することにより負荷2に印加される電圧を推定して出力している。

【0005】以上のように電圧推定を得る際に、電圧指令を電流極性に依りて補正する理由は、図5において述べたように、短絡防止期間のためにスイッチング信号 S_x 通りの出力電圧波形 V_x のパルスが得られないためである。

【0006】

【発明が解決しようとする課題】図5、6において、スイッチング素子 Q_{xp} は T_{dpon} だけ遅れてオンし、 T_{dpof} がけ遅れてオフする特性を持っているとする。またスイッチング素子 Q_{xn} はそれらがそれぞれ T_{dnon} 、 T_{dnof} とする。すると電流が正の時の V_x のオンのパルス幅は T_{on-} ($T_{dpon} - T_{dpof}$) となり、電流が負の時の V_x のオンのパルス幅は T_{on+} ($T_{dnon} - T_{dnof}$) となる。 $T_{dpon} - T_{dpof} = T_{dnon} - T_{dnof}$ であれば、前述の従来の技術の補正値を $T_{dpon} - T_{dpof}$ または $T_{dnon} - T_{dnof}$ 相当とすればよい。しかし各スイッチング素子の特性は均一とは限らないので、 $T_{dpon} - T_{dpof} = T_{dnon} - T_{dnof}$ とは一般的にはならない。すると従来技術では補正値が1つしかないで正しい補正値で補正ができなくなる。以上から、指令通りの電圧が出力できなくなったり、電圧推定器の出力の推定電圧が実際の電圧との誤差が大きくなったりする。本発明は上述した点に鑑みて創案されたもので、その目的とするところは、これらの欠点を解消し、指令通りの電圧出力が得られ、また電圧推定器の出力の推定電圧と実際の電圧との誤差が大きくならないPWMインバータ制御装置を提供することにある。

【0007】

【課題を解決するための手段】つまり、その目的を達成するための手段は、

1) 請求項1において、各相の電圧指令に、相と各相の出力電流の極性で区別された補正値を加算して変調波と

比較される信号波とするよう構成したことを特徴とする。

2) 請求項2において、信号波から、相と各相の出力電流の極性で区別された補正値を減算して各相の出力電圧を推定するよう構成したことを特徴とする。

以下、本発明の一実施例を図面に基づいて詳述する。

【0008】

【発明の実施の形態】図1は本発明の請求項1記載の一実施例を示すブロック図、図2は本発明の請求項2記載の一実施例を示すブロック図であり、図中、図3、4と同符号のものは同じ構成、機能を有する部分である。図1や図2において、補正值記憶器5apはa相の電流が正の時の補正値を記憶している。補正值記憶器5anはa相の電流が負の時の補正値を記憶している。補正值記憶器5bp, 5bn, 5cp, 5cnも同様である。スイッチ11aは、a相の電流が正の時に補正值記憶器5apの出力を選択し、a相の電流が負の時に補正值記憶器5anの出力に-1を乗じた値を選択する。スイッチ11b, 11cも同様である。

【0009】図1においては、スイッチ11a, 11b, 11cで選択された各相の補正値と電圧指令生成器3の出力の各相の電圧指令とが加算器4a, 4b, 4cにおいて加算される。加算器4a, 4b, 4cの出力は、それぞれ変調波発生器7の出力の三角波と比較器10a, 10b, 10cで比較されスイッチング信号としてPWMインバータ1へ出力される。

【0010】図2においては、各補正值記憶器、電流極性判別器、減算器およびスイッチからなる電圧推定器14において、比較器10a, 10b, 10cで三角波と比較される各相の電圧指令からスイッチ11a, 11b, 11cで選択された各相の補正値を減算器13a, 13b, 13cで減算することにより、負荷2に印加される電圧を推定して出力している。

【0011】

【発明の効果】以上述べたように本発明によれば、PWMインバータの各スイッチング素子の特性のずれを考慮した6つの補正値を具備し、それらを各相の電流極性に応じて選択することができるので、電圧指令の補正や電圧推定の補正を正確に行えるため、正確な電圧出力や正確な電圧推定が可能となり、実用上、極めて有用性の高いものである。

【図面の簡単な説明】

【図1】本発明の請求項1記載の一実施例のブロック図である。

【図2】本発明の請求項2記載の電圧推定に用いた一実施例のブロック図である。

【図3】従来技術のPWMインバータ制御装置のブロック図である。

【図4】従来技術のPWMインバータ制御装置の電圧推定のブロック図である。

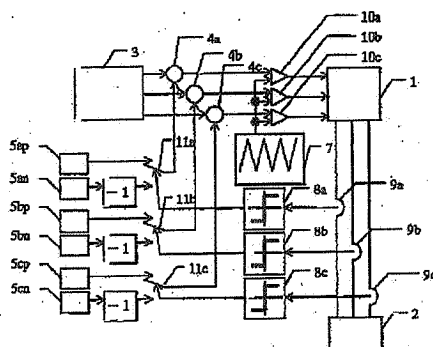
【図5】1相のスイッチング信号と出力電圧波形との関係図である。

【図6】PWMインバータの1相の構成図である。

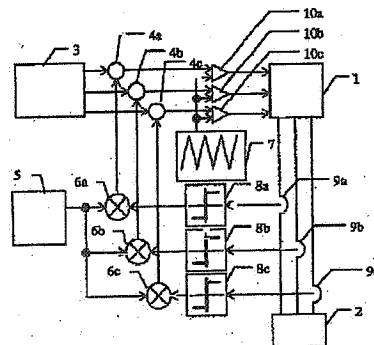
【符号の説明】

- 1 PWMインバータ
- 2 負荷
- 3 電圧指令生成器
- 4a, 4b, 4c 加算器
- 5, 5ap, 5an, 5bp, 5bn, 5cp, 5cn 補正值記憶器
- 6a, 6b, 6c 乗算器
- 7 変調波発生器
- 8a, 8b, 8c 電流極性判別器
- 9a, 9b, 9c 電流検出器
- 10a, 10b, 10c 比較器
- 11a, 11b, 11c スイッチ
- 13a, 13b, 13 減算器
- 14 電圧推定器

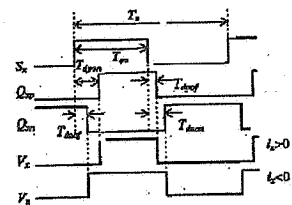
【図1】



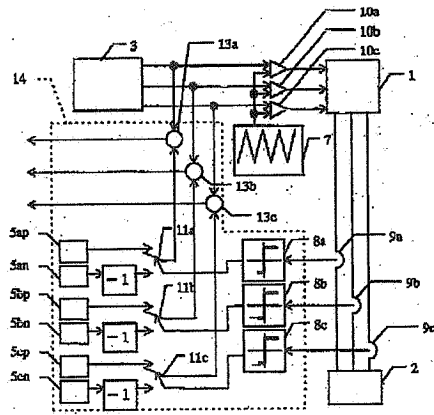
【図3】



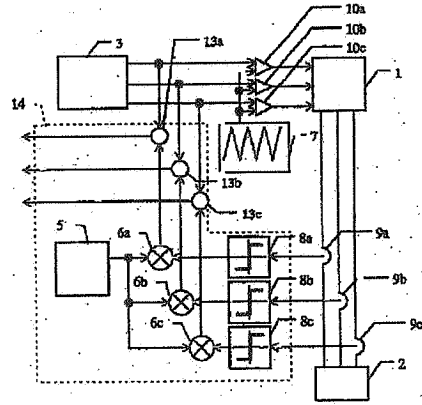
【図5】



【図2】



【図4】



【図6】

